

Anregungstechnik für die Induktiv Angeregte Thermografie in der Aufbau- und Verbindungstechnik

Johannes BOHM*, Klaus-Jürgen WOLTER* * TU Dresden, Institut für Aufbau- und Verbindungstechnik der Elektronik (IAVT) johannes.bohm@tu-dresden.de

Kurzfassung. Die Induktionsthermografie ist bisher für zerstörungsfreie Prüfungen im Maschinen- und Karosseriebau entwickelt worden. Dabei erfolgt die Anregung meist mittels großer wassergekühlter zylinderförmiger Luftspulen. Übliche Anregungsfrequenzen liegen unter 1 MHz. Für die Kontrolle elektrischer Miniaturverbindungen in der Aufbau- und Verbindungstechnik (AVT) ist diese Anregungstechnik ungeeignet. Die Prüflinge sind hier kleiner, komplexer und strukturiert aufgebaut (z.B. Multilayer-Verdrahtungsträger, unverdeckte Lötstellen). Laterale Abmessungen und Schichtdicken der anzuregenden leitfähigen Strukturen liegen meist unter 100 μ m, was hohe Induktionsfrequenzen ab 1 MHz zur effektiven Anregung erfordert. In der Nähe aktiver elektronischer Bauelemente muss Wert auf einen lokalen Wärmeeintrag an den Verbindungsstellen gelegt werden, um Beschädigungen durch Überspannung oder Überhitzung zu verhindern.

Um den Anforderungen gerecht zu werden, wird in dieser Arbeit die Anregung mit planaren Mikrospulen als Alternative zu Zylinderspulen diskutiert. Damit kann Wärme lokal eingebracht werden, sofern die Spulengeometrie auf die Anwendung angepasst ist. Die Beobachtung der Temperaturverteilung erfolgt dabei entweder direkt neben der Spule oder auf der Prüflingsgegenseite. Die Verlustwärme der Spule wird großenteils über ihr Substrat (z.B. Keramik) abgeführt.

Zur Optimierung der Anregungsparameter und der Spulengeometrie wird ein FE-Modell genutzt. In die Betrachtungen fließen auch Fertigungsgrenzen und Kühlmöglichkeiten für die Spule ein. Das ermittelte Optimum wird in semi-additiver Technik hergestellt. Anschließend wird der Demonstrator in Testmessungen erprobt und mit der FE-Simulation verglichen. Die Ergebnisse ermöglichen Rückschlüsse auf die Anwendbarkeit planarer Anregungsspulen für die zerstörungsfreie Prüfung von Verbindungsstellen der AVT mittels Induktionsthermografie.

Einführung und Motivation

Die induktive angeregte lock-in Thermografie (in dieser Arbeit als **InduLIT** bezeichnet) ist bisher für die Prüfung von Bauteilen und Halbzeugen des Maschinen-, Flugzeug- und Fahrzeugbaus entwickelt worden. Prüfobjekte sind also großformatige Metall- oder CFK-Teile bzw. Fügeverbindungen dieser Teile. Dabei erfolgt die Anregung meist mittels großer wassergekühlter zylinderförmiger Luftspulen, welche in ihrem Zentrum einen Beobachtungsbereich für die Infrarotkamera frei lassen. Übliche Anregungsfrequenzen liegen im Bereich unter 1 MHz.



1

Für die Kontrolle elektrischer Miniaturverbindungen an Komponenten der Aufbau- und Verbindungstechnik (AVT) ist diese Anregungstechnik ungeeignet. Die Prüflinge sind hier kleiner, komplexer und strukturiert aufgebaut (z.B. Multilaver-Verdrahtungsträger, unverdeckte Lötstellen, Flächenlötungen). Die lateralen Abmessungen und Schichtdicken der anzuregenden leitfähigen Strukturen liegen meist deutlich unter 100 µm, was hohe Induktionsfrequenzen im Bereich von ca. 1 bis 10 MHz zur effektiven Anregung erfordert. Im Gegensatz zu bisherigen Anwendungen benötigt man zur Prüfung von AVT-Komponenten nur geringe Anregungsleistungen unter 100 W. Die typischen kommerziell verfügbaren Leistungsquellen zur Induktionsheizung sind also wenig geeignet. Zumindest in der Nähe aktiver elektronischer Bauelemente muss bei hohen Induktionsfrequenzen Wert auf einen lokalen Wärmeeintrag an den Verbindungsstellen gelegt werden, um Beschädigungen durch Überspannung oder Überhitzung zu verhindern. Große Zylinderspulen sind hier also problematisch. Eine kleine selbsttragende Zylinderspule lässt aber nur eine entsprechend kleine Beobachtungsfläche zu, sofern der erforderliche kleine Spulen-Durchmesser überhaupt als Luftspule realisierbar ist. Zudem bereitet die Kühlung gewickelter Zylinderspulen ohne Kühlmittel-Ader Probleme.

Deshalb wird in dieser Arbeit die Anregung mit planaren Mikrospulen als Alternative zu Zylinderspulen diskutiert. Sie scheinen gut geeignet zur Anregung von elektrischen Verbindungen in der AVT, denn die Wärme kann damit lokal eingebracht werden, sofern die Spulengeometrie auf die Anwendung angepasst ist. Dabei erfolgt die Beobachtung der Temperaturverteilung entweder direkt neben der Spule oder auf der Prüflingsgegenseite. Die Verlustwärme der Spule wird großenteils über ihr Substrat abgeführt.

1 Spulen

1.1 FE-Modellierung

Zur Optimierung der Spulengeometrie wurde ein FE-Modell genutzt. Das Modell wurde vom Autor bereits in [1] und [2] vorgestellt. Ausgehend von diesen Betrachtungen wurden verschiedene Spulengeometrie-Varianten simuliert und untereinander verglichen. Die Spulengrundform (zweilagige Spirale mit sieben Windungen je Lage) blieb dabei konstant. Verändert wurde die Strukturgröße des Spulenleiters mit Rechteck-förmigem Querschnitt im Bereich der ein- bis dreifachen Wirbelstromeindringtiefe im Spulenleiter. Die simulierten Prüflinge sind in Fig. 1 dargestellt.



A Through-Via ohne Versorgungslagen mit langen Anschlussleitungen auf Außenlagen

B Isoliertes Via mit Cu-Versorgungsebenen auf zwei Innenlagen und einer Außenlage



Fig. 1: Simulierte Anordnungen. elektrische Isolatoren unterdrückt, Doppelspiral-Spule komplett, Leiterplatte in Symmetrieebene geschnitten. Spule-Leiterplatte-Entfernung 200 μm, Spulenzentrum genau über Via

Im Gegensatz zu bisherigen Veröffentlichungen sind die Modellseiten mit der durchschnittlichen Prüflingstemperatur belegt und die thermische Kapazität der Spule ist berücksichtigt. Fig. 2 zeigt die Simulationsergebnisse auf der betrachteten, nicht angeregten Prüflingsseite. Beim Vergleich der Gut-Schlecht-Amplitudendifferenzen für das einfache Via A fällt auf, dass sie mit der induzierten Wärmeleistung korreliert. Die ideale Spule ermöglicht also durch die bestmögliche Ausnutzung der Leiterzug-Querschnittsfläche einen maximalen Strom. Durch den Proximity-Effekt zwischen den benachbarten Spiralleitern und den beiden Spulenlagen liegen die idealen Strukturgrößen unterhalb der doppelten Skintiefe d_{skin,Coil} im Leitermaterial (siehe Tab. 1). Die Erhöhung der Induktionsfrequenz führt zur Steigerung der Leistung und damit auch der Gut-Schlecht-Amplitudendifferenz.



Fig. 2: Gut-Schlecht-Differenz Amplitude PCB-Unterseite, Maximalstrom entsprechend Spulentemperatur T_{coil} 22+12±10°C und Spulenwiderstand, f_{lock} 0,2 Hz; Bezeichnung "Leiterzugbreite.Isolationsbreite.Höhe"

| 5. 1: Ideale Leiterzuggeometrie der | Spule für Pruffin |
|------------------------------------------|-------------------------|
| Leiterzugbreite w / µm | $2 \cdot d_{skin,Coil}$ |
| Isolationsbreite w _{Insul} / µm | minimal |
| Leiterzugdicke t / µm | $1 \cdot d_{skin,Coil}$ |

Tab. 1: Ideale Leiterzuggeometrie der Spule für Prüfling A

Der komplexere Leiterplatten-Aufbau B mit Cu-Außenlage führt zu anderen Ergebnissen. Hier spielt die induzierte Gesamtleistung keine Rolle. Die Spulen mit den größten induzierten Leistungen liefern die schlechtesten Ergebnisse. Erklärbar ist dies mit dem Ort der Induktion. Der Hauptteil der Wärmeenergie wird in der Cu-Außenlage absorbiert und erwärmt damit den gesamten Prüfling nahezu unabhängig vom Riss. Der induzierte Kreisstrom in dieser Cu-Außenlage um das Via herum wirkt dem Wirbelstrom im Via-Pad entgegen (Feldverdrängung) und vermindert damit die im Via induzierte, zur Rissdetektion nutzbare Leistung (siehe Tab. 2). Dieses Problem tritt auf, wenn der Versatz von Spulenzentrum und Via deutlich unter dem Spulenradius liegt. Bei Via B kann das Problem umgangen werden, wenn die Leiterplatte von der Gegenseite ohne große Cu-Außenlage angeregt wird. Für eine allgemein nutzbare Spule ist aber eine kleine Induktionsfläche sinnvoll. Große Prüflinge können im Rasterverfahren oder deutlich schneller mit Arrays von gegensinnig bestromten Spulen angeregt werden. Die Leiterzug-Strukturgröße orientiert sich analog zu Via A an der Induktionsfrequenz (Tab. 1). Im Vergleich zu Via A liegen die Temperaturamplituden und deren Differenzen niedriger, weil Cu-Lagen die Leiterplatte thermisch stabilisieren.

| Spule | Beste (w 40, w _{insul} 40, t 40) | Schlechteste (w 100, w _{insul} 100, t65) |
|--------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|---------------------------------------------------------------------------------------------------------------------------------------|-----------------------------------------------------------------------------------------------------------------------------|
| Induzierte | Gesamt 94 mW | Gesamt 206 mW |
| Leistung | im oberen Via-Pad 8,7 mW | im oberen Via-Pad 3,2 mW |
| Tempampl Differenz | 425 mK | 168 mK |
| Stromstärke | 1,68 A peak | 1,91 A peak |
| Schnittbild (Ausschnitt) Rot Cu Grün FR4 Grau Luft Orange Al ₂ O ₃ | | |
| Induzierte Wirbelstrom- dichte vektoriell A/m ² | 0 288E+08 595E+08 893E+08 893E+08 195E+08 195E+09 119E+09 119E+09 119E+09 208E+09 208E+09 268E+09 | 0 361E+08 722E+08 108E+09 1081E+09 181E+09 181E+09 181E+09 181E+09 253E+09 253E+09 253E+09 |
| Temperatur- verteilung im intakten Via zum Ende der lock-in Periode; $f_{lock} 0,2 Hz$ 25 25.5556 26.1111 26.6667 27.2222 27.7778 28.3333 28.8889 29.4444 30 | | |

Tab. 2: Vergleich beste und schlechteste Spule für Prüfling B, f_{ind} 1 MHz

Im Gegensatz zur Temperaturamplitude ist der Phasenwert an der Leiterplattenunterseite weit weniger von der Spulengeometrie abhängig. Simulierte Phasen-Schwankungen liegen im Bereich unter 17% bzw. 4,1°. Insgesamt wurden die theoretischen Betrachtungen aus [1] und [2] validiert.

1.2 Fertigung von Demonstratoren

Zur praktischen Erprobung von InduLIT in der AVT wurden Demonstrator-Spulen gefertigt. Die Geometrieparameter wurden entsprechend der FE-Simulationsergebnisse und im Rahmen der Fertigungsmöglichkeiten gewählt. Dabei wurden auch weitere, nichtsimulierte Anwendungen beachtet. Die gewählten Strukturgrößen-Varianten betragen 65 µm und 100 µm line/space. Die Leiterzugdicke liegt im Bereich von ca. 35 µm. Fig. 3 zeigt eine Übersicht zum Herstellungsprozess. Als Basismaterial dient Keramik, denn damit lässt sich die Spulenverlustleistung gut abführen und es entstehen keine Wirbelströme. Die Oberseite mit den Spulenstrukturen wird in Semi-Additiv-Technik [3] hergestellt, denn damit lassen sich die nötigen Leiterzug-Aspektverhältnisse problemlos erreichen. Die relativ grob gehaltene Rückseite wird indes subtraktiv strukturiert. Sie dient der Umverdrahtung sowie zur elektrischen und thermischen Anbindung an einen Träger mit Kühlelementen.



Fig. 3: Prozessablauf Spulenherstellung

Neben flächigen Arrays für Messungen in Durchstrahlungsanordnung wurden auch Linien-Arrays für Messungen von der angeregten Prüflingsseite hergestellt (Fig. 4). Die Verlustleistung liegt in der Praxis im Bereich unter 1 W je Spirale. Die konvektive Kühlung wird durch ein Peltierelement unterstützt. Die gefertigten Spulen entsprechen geometrisch und elektrisch den Erwartungen und analytischen Modellen.



Fig. 4: Spulen-Demonstratoren (links) und montierter Spulenkopf mit Linien-Array (rechts)

2 Experimente

2.1 Versuchsaufbau

Zur Validierung der Simulationen und Demonstration der InduLIT-Prüfmethode wurden Experimente an Leiterplatten-Vias und Bandlötungen auf Solarzellen durchgeführt. Dabei wurden Linienarrays verwendet (1x10-Array, Strukturgröße 100 μ m), welche sich bei eingeschränktem Messfeld auch für die Anregung von der nicht-betrachteten Prüflingsseite eignen. Fig. 5 zeigt den Versuchsaufbau für Leiterplatten-Vias. Ein Abstandshalter gewährleistet einen definierten Abstand zwischen Spule und Prüfling.



Fig. 5: Versuchsaufbau in Durchstrahlungsanordnung (Infrarot-Kamera oberhalb der Proben nicht dargestellt)

2.2 Detektion von horizontalen Via-Rissen in Leiterplatten

Die Detektion von Rissen an Leiterplatten-Vias wurde vom Autor bereits mit Dickschicht-Planarspulen demonstriert ([1], [2]). Die erreichbare Temperatur-Amplitude lag in diesen Versuchen aber zu niedrig für einen praktischen Einsatz. Mit in dieser Arbeit hergestellten Spulen lassen sich deutlich höhere Amplituden erreichen.



Fig. 6: Röntgen-Durchstrahlung der Prüflinge mit (links) und ohne (mittig) Versorgungslagen, rechts horizontale Via-Risse in Probe ohne Versorgungslage

Als Prüflinge dienten analog zur Simulation einfache Via-Strukturen ohne große Cu-Ebenen (Fig. 5 und Fig. 6) sowie die aus bisherigen Veröffentlichungen bekannten komplexeren Leiterplatten-Aufbauten mit Via-Teilrissen. Die Einbringung der Wärme erfolgt bei den gewählten Induktionsfrequenzen mit Planarspulen hauptsächlich in der obersten Cu-Lage. Risse in Vias vermindern und verzögern die Wärmeleitung zur Prüflingsgegenseite. Wichtig für den Vergleich der Temperaturamplitude sind die genau reproduzierbare Probenausrichtung, ein konstanter Probenabstand sowie gleiche Umgebungsbedingungen (u.a. Spulentemperatur). Die Messzeit betrug jeweils 30 s zzgl. Einschwingdauer. Die durchschnittliche Quellen-Ausgangswirkleistung lag unter 10 W.



Fig. 7: Proben ohne Versorgungslage, gemeinsame Anregung, Spulen eingezeichnet, f_{ind} 1200 kHz, f_{lock} 0,2 Hz. Ohne Riss fällt Temperatur-Amplitude um Via höher und Phase früher (=niedriger) aus

Die Messung bei Proben ohne Versorgungslagen (Fig. 7) zeigt große Gemeinsamkeiten mit der FE-Simulation (vgl. Fig. 2). Die gemessene Temperaturamplitude fällt mit ca. 100 mK direkt neben dem Via-Pad kleiner aus als simuliert. Die Ursachen dafür sind Unterschiede beim Spulen-Prüfling-Abstand, dem Spulenstrom (real RMS ca. 1 A) und bei der Leiterzugdicke. Zusätzlich ist das Via deutlich schmaler als in der Simulation. Die benachbarten größeren Vias mit Teilrissen erwärmen sich ähnlich wie intakte Vias und beeinflussen damit ihre Umgebung, so dass die lock-in-Frequenz f_{lock} mindestens 0,2 Hz betragen muss. Der Phasenverlauf direkt neben dem Via-Pad stimmt gut mit der Simulation überein (Fig. 8), denn er hängt wenig von den Via-Dimensionen ab.



Fig. 8: Probe ohne Versorgungslage: Phasenverlauf radial vom Via-Zentrum ausgehend, f_{lock} 0,2 Hz



Fig. 9: Probe mit Cu-Versorgungslagen, Anregung von nicht-betrachteter Seite, Spulen eingezeichnet, f_{ind} 2450 kHz. f_{lock} 0,2 Hz. Ohne Riss liegt Temperaturamplitude um Via höher und Phase früher (=niedriger); Amplitude stark abhängig von Probenausrichtung (vgl. Probe mit Teilriss linkes Via am Spulenrand)

Fig. 9 zeigt ein typisches Messergebnis für die Probe mit Versorgungsebenen. Die großen Cu-Flächen verteilen hier die Wärme lateral, so dass die gesamte Probe erwärmt wird. Die Induktion hängt stark von der Proben-Position und möglichen Delaminationen ab, so dass nur das Phasenbild in Via-Nähe verlässliche Informationen liefert (Fig. 10). Im Vergleich zur FE-Simulation liegt der durchschnittliche Phasenwert neben dem Via-Pad um ca. 10° höher. Die Gut-Schlecht-Phasendifferenz stimmt mit der Simulation näherungsweise überein (10...15°), wobei ein Komplettriss simuliert wurde. Im Vergleich zu bisherigen Veröffentlichungen ([1] [2]) mit einer kleineren Dickschichtspule fällt die Gut-Schlecht-Phasendifferenz geringer aus. Dies liegt an der homogeneren großflächigen Erwärmung der Leiterplatten-Probe mit dem hier verwendeten Spulen-Array (gleichzeitige Anregung benachbarter Vias und der Cu-Außenlage). Das Signal-Rausch-Verhältnis ist nun deutlich besser, so dass auch der Phasenwert stabiler ist. Dennoch bleibt die Bestimmung von Teilrissen mit einer Cu-Außenlage auf der Anregungsseite derzeit auf Labor-Messungen mit gekühlten Kameras oder langer Messzeit beschränkt.



Fig. 10: Probe mit Versorgungsebenen. Anregung von nicht-betrachteter Seite, Spule eingezeichnet, f_{ind} 1240 kHz. f_{lock} 0,2 Hz. Ohne Riss liegt Phase direkt neben Via-Padring um 10...15° früher (=niedriger)

2.3 Detektion der Lotanbindung von Bandlötungen

Eine weitere InduLIT-Anwendung ist die Inspektion von unverdeckten Lötstellen und Flächenlötungen. Die Funktionsweise wird hier kurz am Beispiel einer Sammelband-Lötung (Tabber-Stringer-Kontakt) auf Dünnschicht-Si-Solarzellen demonstriert (Fig. 11).



Fig. 11: Bandlötung auf Solarzellen und Messanordnung

Die Anregung erfolgt in diesem Beispiel in Reflexionsanordnung. Die Wärme wird hauptsächlich in das unter der Spule liegende Cu-Band induziert und breitet sich von dort aus lateral im Si-Bulk aus. In der Nähe von Lotkontakten reduziert die thermische Kapazität des Lotes die Temperaturamplitude (nicht aber den Temperatur-Mittelwert) im Si-Bulk und sie erhöht den Phasenwert (Diffusionswelle erreicht Bereich später). Die theoretisch detektierbare Lot(lücken)länge liegt über der doppelten thermischen Eindringtiefe μ_{th} im Cu-Band (>5,4 mm @flock 5 Hz).

Generell wird der hier untersuchte Solarzellentyp beidseitig mit Sammelleitern verlötet. Beide Lötungen beeinflussen das Messergebnis, weil das Si-Bulk vergleichsweise dünn ist. Die Ortsauflösung sinkt dadurch im Vergleich zur einseitigen Lötung, denn eine gute Lötung auf der Unterseite verteilt die Wärme lateral und speichert sie. Bei unstrukturierter Leitpaste funktioniert die Lokalisierung von Lotansammlungen gut (Fig. 12). Strukturierte Leitpasten auf der Zell-Unterseite oder große Dickenschwankungen der Lötung bzw. Bandbiegungen (Abhebe-Effekt) beschränken die Detektierbarkeit oder es ist eine leicht abgewandelte Messanordnung erforderlich.



Fig. 12: Lokalisierung Lotanbindung auf Zellen-Vorderseite. 2740 kHz, 2 Hz, schwacher gut/Schlecht-Kontrast am Spulenrand; Vorderseite Bandlötung, Rückseite Bandlötung auf unstrukturierter Paste

3 Zusammenfassung

Mittels FE-Simulationen wurden optimale Strukturgrößen für die Planarspulen gefunden. Entsprechende Demonstratoren wurden gefertigt und in Testmessungen erfolgreich erprobt. Die simulierten Phasenverläufe stimmen mit den gemessenen näherungsweise überein. Der entwickelte InduLIT-Prozess besitzt das Potential, für die zerstörungsfreie Prüfung elektrischer Verbindungen in der AVT eingesetzt zu werden.

Besonderer Dank für die Mithilfe bei der praktischen Umsetzung dieser Arbeit geht an Dr. G. Hielscher, R. Heinze, S. Waurenschk, U. Merkel, Dr. M. Luniak, Dr. K. Nieweglowski, K. Meier und Dr. S. Meyer an der TU Dresden. Dank für Probenbereitstellung an die KSG Leiterplatten GmbH und S. Schindler (Fraunhofer CSP).

Referenzen

- [1] J. Bohm, K. Meier and K.-J. Wolter: "Inductively Excited Lock-in Thermography for PCB-Vias", Proceedings of 4th Electronics System Integration Technologies Conference (ESTC), Amsterdam, 2012.
- [2] J. Bohm, K. Meier und K.-J. Wolter: "Induktionsthermografie zur zerstörungsfreien Rissprüfung an Leiterplatten-Vias", Produktion von Leiterplatten und Systemen (PLUS), Leuze Verlag Bad Saulgau, S. 162-170, Ausgabe Januar 2013. ISSN 1436-7505.
- [3] K. Nieweglowski: "Beiträge zur Aufbau- und Verbindungstechnik für optische Kurzstreckenverbindungen", Verlag Dr. Markus Detert, Templin/Dresden, S. 48ff, 2011. ISBN 978-3-934142-41-1.